

DIALOG(R)File 352:DERWENT WPI

(c) 2000 Derwent Info Ltd. All rts. reserv.

004303874

WPI Acc No: 85-130752/198522

Thin film transistor for display devices - is produced by depositing
organic polymer layer on transport substrate, and forming thin film
transistor element NoAbstract Dwg 1/3

Patent Assignee: TOPPAN PRINTING CO LTD (TOPP)

Number of Countries: 001 Number of Patents: 002

Patent Family:

| Patent No | Kind | Date | Applicat No | Kind | Date | Main IPC | Week |
|-------------|------|----------|-------------|------|----------|--------------|----------|
| JP 60066865 | A | 19850417 | JP 83176716 | A | 19830924 | | 198522 B |
| JP 92052628 | B | 19920824 | JP 83176716 | A | 19830924 | H01L-029/784 | 199239 |

Priority Applications (No Type Date): JP 83176716 A 19830924

Patent Details:

| Patent | Kind | Lan | Pg | Filing Notes | Application | Patent |
|--------|------|-----|----|--------------|-------------|--------|
|--------|------|-----|----|--------------|-------------|--------|

| | | | | | | |
|-------------|---|--|---|--|--|--|
| JP 60066865 | A | | 9 | | | |
|-------------|---|--|---|--|--|--|

| | | | | | | |
|-------------|---|--|---|----------|--|-------------|
| JP 92052628 | B | | 3 | Based on | | JP 60066865 |
|-------------|---|--|---|----------|--|-------------|

Title Terms: THIN; FILM; TRANSISTOR; DISPLAY; DEVICE; PRODUCE; DEPOSIT;
ORGANIC; POLYMER; LAYER; TRANSPORT; SUBSTRATE; FORMING; THIN; FILM;
TRANSISTOR; ELEMENT; NOABSTRACT

Derwent Class: A85; L03; P81; P85; U11; U12; U14

International Patent Class (Main): H01L-029/784

International Patent Class (Additional): G02F-001/136; G09F-009/35;

H01L-021/31; H01L-021/312; H01L-027/12; H01L-029/78

File Segment: CPI; EPI; EngPI

DIALOG(R)File 347:JAPIO

(c) 2000 JPO & JAPIO. All rts. reserv.

01588365 **Image available**

MANUFACTURE OF THIN FILM TRANSISTOR

PUB. NO.: **60-066865** [JP 60066865 A]

PUBLISHED: April 17, 1985 (19850417)

INVENTOR(s): MURAKI AKIRA

APPLICANT(s): TOPPAN PRINTING CO LTD [000319] (A Japanese Company or
Corporation), JP (Japan)

APPL. NO.: 58-176716 [JP 83176716]

FILED: September 24, 1983 (19830924)

INTL CLASS: [4] H01L-029/78; G09F-009/35; H01L-021/312; H01L-027/12

JAPIO CLASS: 42.2 (ELECTRONICS -- Solid State Components); 14.2 (ORGANIC
CHEMISTRY -- High Polymer Molecular Compounds); 44.9
(COMMUNICATION -- Other)

JAPIO KEYWORD: R004 (PLASMA); R011 (LIQUID CRYSTALS); R044 (CHEMISTRY --
Photosensitive Resins); R096 (ELECTRONIC MATERIALS -- Glass
Conductors); R097 (ELECTRONIC MATERIALS -- Metal Oxide
Semiconductors, MOS)

JOURNAL: Section: E, Section No. 337, Vol. 09, No. 204, Pg. 24, August
21, 1985 (19850821)

ABSTRACT

PURPOSE: To prevent the damage of the surface of a substrate and to block the diffusion of alkaline components from the substrate by a method wherein an organic polymer layer by plasma polymerization is formed on the substrate, when the thin film transistor is formed on the transparent substrate of glass or quartz.

CONSTITUTION: An organic polymer film 8 of hydrocarbon series is formed on the transparent substrate 1 made of glass or quartz by the reduced pressure glow discharge of a hydrocarbon gas of methane, ethane, acetylene, ethylene or benzene. Next, a gate electrode 2 is provided at the center of this surface and then covered with a gate insulation layer 6, and an amorphous Si layer 5 is provided thereon into said transistor. Such a manner allows no decrease in the transparency due to the damage of the substrate 1 during the manufacturing process of the transistor because the chemical properties of the film 8 are extremely stable, and facilitates the manufacture because of durability to a temperature of approximately 400c.

⑫ 公開特許公報(A)

昭60-66865

⑪ Int.Cl.

識別記号

庁内整理番号

⑬ 公開 昭和60年(1985)4月17日

H 01 L 29/78
// G 09 F 9/35
H 01 L 21/312
27/12

8422-5F
6615-5C
7739-5F
8122-5F

審査請求 未請求 発明の数 1 (全3頁)

⑭ 発明の名称 薄膜トランジスタの製造方法

⑮ 特 願 昭58-176716

⑯ 出 願 昭58(1983)9月24日

⑰ 発 明 者 村 木 明 良 東京都台東区台東1丁目5番1号 凸版印刷株式会社内

⑱ 出 願 人 凸版印刷株式会社 東京都台東区台東1丁目5番1号

明 細 書

1. 発明の名称

薄膜トランジスタの製造方法

2. 特許請求の範囲

(1) ガラスもしくは石英の透明基板上に薄膜トランジスタを形成する際、前記のガラスもしくは石英の透明基板上にプラズマ重合による有機ポリマー層を形成し、しかるのち薄膜トランジスタを形成することを特徴とする薄膜トランジスタの製造方法。

3. 発明の詳細な説明

本発明は薄膜トランジスタの製造方法に係わり、特にシリコン系の材料を用いて、ガラスあるいは石英基板の上に薄膜トランジスタの半導体装置を製造する方法に関する。

近年、液晶を利用してマトリクス表示を行なう表示装置の開発が各方面で活発に行なわれている。特に陰極線管(ブラウン管)に変えて液晶による薄型テレビを実現する場合、画像の駆動を制御す

るものとして薄膜トランジスタ(Thin Film Transister: 以下単にTFTという)が重要視されている。TFTをガラスあるいは石英等の透明基板上に形成する場合、当然ながら、一様に施されたアモルファスシリコン層や窒化硅素膜を所望部分だけ残し、不必要な部分をエッチング除去する工程があるのであるが、この際、下地の透明基板もエッチング剤に侵されるという問題がある。

図面の第1図および第2図(a)~(c)に基いて、以下説明すると、ガラスあるいは石英からなる透明基板(1)は、液晶表示装置の駆動用電極のための基板でもある。液晶表示装置が反射型にせよ透過型にせよ、透明基板(1)の透明性は、厳しく保持すべきものである。第1図において、ゲート電極(2)、ソース電極(3)、ドレイン電極(4)は金属層をパターン化したものであり、一方、シリコン系の材料で形状される半導体層(5)とゲート絶縁層(6)は、それぞれアモルファスシリコン(a-Si)と窒化硅素(Si₃N₄)からなる。ゲート絶縁層(6)は透明で

あるが、その屈折率が2.0程度であり、透明基板(1)の屈折率1.5とかなり差があるため、ゲート絶縁層(6)と透明基板(1)とが接する部分でかなり光透過率が落ちる。よって第1図に示すように、ゲート絶縁層(6)は、TFTが存在する部分とその近傍の領域内にその範囲をとどめ、液晶駆動の画素部には窒化硅素のゲート絶縁層(6)を存在させないようエッチング除去する。しかしながら、ゲート絶縁層(6)の窒化硅素とガラスの透明基板(1)とはその化学的性質が近似するため窒化硅素のみを選択的にエッチングすることが極めて困難である。

この事情を、第2図(a)~(c)に基いて説明すると、低コストのガラス板を透明基板に用いる場合、透明基板(1)上に保護膜(7)として二酸化ケイ素(SiO_2)、酸化アルミニウム(Al_2O_3)、窒化硅素等の薄膜を施してからTFTを形成することがあるが、この場合においても、ゲート絶縁層(6)と保護膜(7)を選別してエッチングすることは困難である。すなわち、第2図(b)において、保護膜(7)の上にゲート電極(2)、窒化硅素膜(6)およびアモルファスシリコン

層(5)を図のように積層し、第2図(c)に示すように、アモルファスシリコン層(5)と窒化硅素膜(6)を部分的にエッチングし、所望形状の半導体層(5)とゲート絶縁層(6)を得る。しかし、この時保護層(7)もその表面が侵されて、表面にくもりを生じ透明性が著しく阻害される。この現象は、保護層(7)が無い場合には、透明基板(1)の表面にて同様に起こり、光透過率が低下して液晶表示装置の電極板として甚だ不都合なものとなる。

実際的には、ゲート絶縁層(6)をエッチングする速度を落として、透明基板(1)と窒化硅素膜(6)の干渉色を見ながらエッチングを行ない、ガラスへのダメージを最小限にするようにしているが、エッチングの進行の不均一もあって、光透過率を低下させる損傷は避けられない。

本発明は上記のような欠点の生じない薄膜トランジスタの製造方法であって、具体的には、ガラスもしくは石英の透明基板上に、プラズマ重合による炭化水素系もしくはフッ化炭素系の有機ポリマー層を形成し、しかるのち薄膜トランジスタ

を形成することで、透明基板の表面が損傷するのを防止したことを特徴とする。

本発明の実施態様を示す図面の第3図(a)~(c)に基いて以下説明すると、透明基板(1)の上面にまずプラズマ重合による炭化水素系の有機ポリマー膜(8)を形成する。該有機ポリマー膜(8)は、メタン(CH_4)、エタン(C_2H_6)、アセチレン(C_2H_2)、エチレン(C_2H_4)、ベンゼン(C_6H_6)等の炭化水素ガスの減圧グロー放電によって容易に得られる。例えば、平行平板型のプラズマ化学的気相蒸着装置を用いて、反応炉内を 2×10^{-6} Torr以下に排気し、次いで、メタンガス等の炭化水素系ガスを、ガスコントローラーを用いて適性圧力で反応炉に導入し、透明基板(1)の温度200~400℃に保ち、グロー放電を開始する。放電時の圧力、電流密度は、それぞれ0.01~1.0 Torr、0.01~1.0 W/cm²程度であり、可視光透過率80%以上の有機ポリマー膜(8)が容易に得られる。屈折率も、ガラスの屈折率1.4~1.5程度に充分近づけることができる。

同様にフッ化炭素系のガスを用いれば、フッ化

炭素系ポリマー膜が得られることは言うまでもない。このようにして有機ポリマー膜(8)を施された面に対して、ゲート電極(2)、ゲート絶縁層(6)およびアモルファスシリコンの半導体層(5)を積層し、以下従来例と同様に所望部分のみを残してその他をエッチング除去する。第3図(c)に示すように、プラズマ重合により作成された有機ポリマー膜(8)は、全く侵されない。これは、有機ポリマー膜(8)がフッ化水素(HF)、硝酸、その他の酸、アルカリに対して極めて高い耐性があるためであり、侵食によるくもり現象(光透過率の低下)が見られないものである。

本発明の薄膜トランジスタの製造方法は、以上のようなものであり、本発明によれば、プラズマ重合による有機ポリマー膜が、化学的性質が極めて安定であることを利用し、薄膜トランジスタの製造途中において透明基板が損傷してその透明性が低下するのを防ぐものである。そればかりでなく、プラズマ重合による有機ポリマー膜は、400℃程度の高温に耐える等の性質があるから、

液晶表示駆動用電極板の製造工程においてしばしば行なわれる加熱処理に耐えられるという好都合がある。付言すれば有機ポリマー層は、ガラス等の透明基板からアルカリ成分が不純物として拡散してくるのを防ぐものでもある。

4. 図面の簡単な説明

第1図は薄膜トランジスタの一例を示す要部断面図、第2図(a)~(c)は従来の薄膜トランジスタの製造法の欠点を示す説明図、第3図(a)~(c)は本発明の薄膜トランジスタの製造方法の一実施例を示す説明図である。

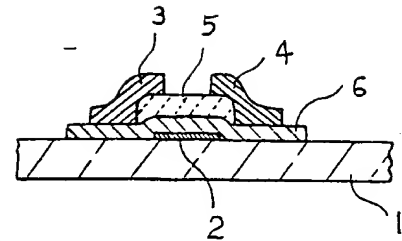
- | | |
|-------------|---------------|
| (1) … 透明基板 | (2) … ゲート電極 |
| (3) … ソース電極 | (4) … ドレイン電極 |
| (5) … 半導体層 | (6) … ゲート絶縁層 |
| (7) … 保護膜 | (8) … 有機ポリマー膜 |

特許出願人

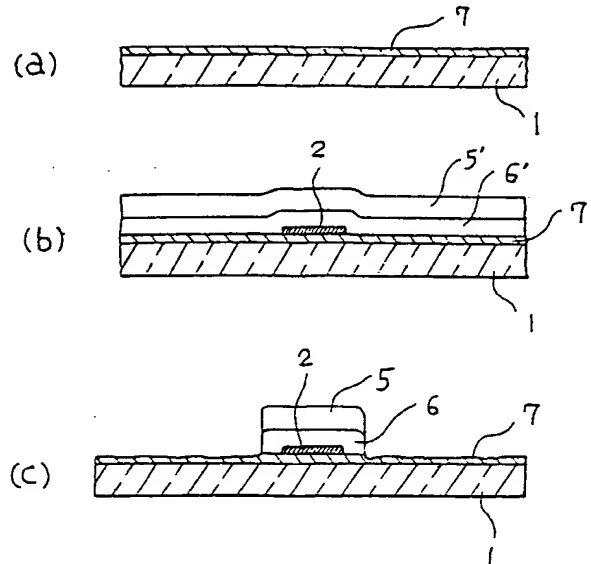
凸版印刷株式会社

代表者 鈴木和夫

第1図



第2図



第3図

